

IMAGE PROCESSING UNIT

Publication number: JP2002125116

Publication date: 2002-04-26

Inventor: YOSHIDA YOSHIHARU; SUZUKI TATATOMI; ASAI KATSUYUKI; HAYASHI KAZUO; MIYOSHI NOBUKAZU

Applicant: FUJI XEROX CO LTD

Classification:

- International: G06T3/60; H04N1/21; H04N1/387; H04N1/41; G06T3/00; H04N1/21; H04N1/387; H04N1/41; (IPC1-7): H04N1/387; G06T3/60; H04N1/21; H04N1/41

- European:

Application number: JP20000317148 20001017

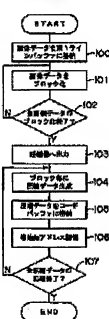
Priority number(s): JP20000317148 20001017

Report a data error here

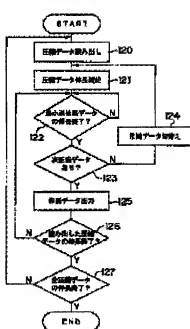
Abstract of JP2002125116

PROBLEM TO BE SOLVED: To provide an image processing unit that can reduce capacity of a buffer memory used in the case of image forming even when received image data are rotated so as to decrease the size of a printed circuit board thereby reducing the cost. **SOLUTION:** Received image data are stored, an image division means controls the sequence of reading the image data to divide the image data into blocks with a prescribed size, a compression means compresses the divided image data by each block to generate and store the compressed data with a prescribed size and a storage destination address of the compressed data is stored. A compressed data changeover means reads the compressed data on the basis of an address set in response to a designated rotation angle while sequentially switching the compressed data, and an expansion means expands the compressed data to generate expanded data and stores the expanded data with at least one line that are generated after the expansion. Then the data are sequentially outputted to an output device or the like at a point of time when the expanded data with at least one line are prepared.

(A) 圧縮処理



(B) 伸張処理



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-125116

(P2002-125116A)

(43) 公開日 平成14年4月26日 (2002.4.26)

(51) Int.Cl. ⁷	識別記号	FI	テーマコード (参考)
H 0 4 N 1/387		H 0 4 N 1/387	5 B 0 5 7
G 0 6 T 3/60		G 0 6 T 3/60	5 C 0 7 3
H 0 4 N 1/21		H 0 4 N 1/21	5 C 0 7 6
1/41		1/41	Z 5 C 0 7 8
審査請求 未請求 請求項の数 6 O L (全 9 頁)			
(21) 出願番号	特願2000-317148 (P2000-317148)	(71) 出願人	000005496
(22) 出願日	平成12年10月17日 (2000.10.17)		富士ゼロックス株式会社
			東京都港区赤坂二丁目17番22号
		(72) 発明者	吉田 慶春
			神奈川県海老名市本郷2274番地 富士ゼロ
			ックス株式会社海老名事業所内
		(72) 発明者	鈴木 忠臣
			神奈川県海老名市本郷2274番地 富士ゼロ
			ックス株式会社海老名事業所内
		(74) 代理人	100079049
			弁理士 中島 淳 (外3名)

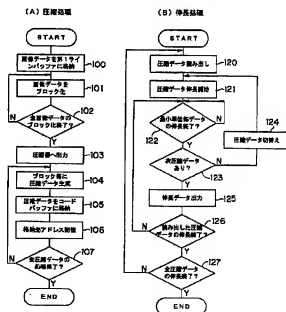
最終頁に続く

(54) 【発明の名称】 画像処理装置

(57) 【要約】

【課題】 入力された画像データを回転する場合であっても、画像形成の際に使用するバッファメモリの容量を削減し、基板の縮小化を実現し、コストの低減を図ることができる画像処理装置を提供する。

【解決手段】 入力された画像データを記憶し、画像分割手段により画像データを読み出す順序を制御して当該画像データを所定サイズブロックに分割し、圧縮手段により分割された画像データをブロック毎に圧縮してブロック毎に圧縮データを生成・記憶するとともに、圧縮データの記憶先アドレスを記憶する。圧縮データ切替手段により、指定された回転角度に応じて設定されるアドレスに基づいて圧縮データを順次切替えながら読み出し、伸張手段により圧縮データを伸張して伸張データを生成し、伸張後に生成される少なくとも1ラインの伸張データを記憶する。そして、少なくとも1ラインの伸張データがそろった時点でデータを順次出力装置等へ出力する。



【特許請求の範囲】

【請求項1】 入力された画像データの所定のライン数を記憶する第1ラインバッファと、

前記第1ラインバッファに記憶された画像データを読み出す順序を制御して、前記入力された画像データを所定サイズのブロックに分割する画像分割手段と、

前記分割された画像データをブロック毎に圧縮してブロック毎に圧縮データを生成する圧縮手段と、

前記圧縮データを記憶する圧縮データ記憶手段と、

前記圧縮データ記憶手段に記憶された圧縮データの記憶先アドレスを記憶するアドレス記憶手段と、

指定された回転角度に応じて設定される前記アドレス記憶手段に記憶されたアドレス順序に基づいて前記圧縮データを順次切替えながら読み出す圧縮データ切替手段と、

前記圧縮データを伸長して伸長データを生成する伸長手段と、

伸長後に生成される少なくとも1ラインの伸長データを記憶可能な第2ラインバッファと、

を備えたことを特徴とする画像処理装置。

【請求項2】 前記画像分割手段による画像データの読み出し順序が、指示された回転角度に応じて制御されることを特徴とする請求項1記載の画像処理装置。

【請求項3】 前記画像分割手段により分割されるブロックがマクロブロックであって、このマクロブロックが前記画像データを圧縮する際の前記圧縮手段の圧縮処理によって定まる符号化の最小単位である $m \times n$ (m, n は自然数)サイズのサブブロックの $M \times N$ (M, N は自然数)個の集合体であり、前記第1ラインバッファは少なくとも当該1マクロブロックのライン数分の画像データを記憶可能な容量を有し、前記第2ラインバッファは少なくとも前記1サブブロックのライン数分の画像データを記憶可能な容量を有することを特徴とする請求項1又は請求項2記載の画像処理装置。

【請求項4】 前記圧縮データ切替手段は、前記伸長手段が前記圧縮データの前記1サブブロックのライン数分を伸長した時点で、次の伸長対象となる圧縮データに切替えることを特徴とする請求項3記載の画像処理装置。

【請求項5】 前記圧縮手段は、マクロブロック内の1サブブロック列を圧縮する毎に、圧縮データ内に圧縮データの区切りを示すマーカーを埋め込めるマーカー埋込手段をさらに備え、前記伸長手段は前記マーカー埋込手段により圧縮データに埋め込まれたマーカーを検出するマーカー検出手段をさらに備え、前記圧縮データ切替手段は、前記マーカー検出手段がマーカーを検出したことを検知した場合に、圧縮データを切替えることを特徴とする請求項1乃至請求項4の何れか1項記載の画像処理装置。

【請求項6】 前記画像分割手段は、入力される画像データのサイズに対応して、ブロック化するマクロブロックのサイズを適宜変更可能なことを特徴とする請求項1

乃至請求項5何れか1項記載の画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、画像処理装置にかり、特に、入力された画像データを圧縮して記憶する一方、記憶した圧縮データを適宜回転し伸長して出力する画像処理装置に関する。

【0002】

【従来の技術】 近年、デジタル複写機、プリンタ、ファクシミリ等の画像形成装置には、電子ソート機能、ページ間編集機能などを備えるものが見られる。ここで、電子ソート機能とは、入力された複数ページにわたる原稿に表示された画像を所定の記憶メモリに一旦記憶し、記憶された画像を任意のページ順に任意の回数だけ読み出して出力する機能である。また、ページ間編集機能とは、入力された複数ページの画像を1枚に合成して出力する機能をいう。このページ間編集機能には、さらに、複数のNページの画像を入力されたページの順に1枚の画像に合成するN-up合成機能や、コピー出力された用紙を小冊子が作成できるように、ページ順を入れ替えて合成画像を作成するシグネチャ合成機能などが含まれる。

【0003】 これらの場合には、入力された画像をそのまま出力すると、画像形成装置の出力幅、又は用紙の幅に入りきらないことがあるため、適宜画像を回転させて出力する必要がある。そこで、画像の回転処理を行うために、画像形成装置内の画像処理装置において、回転前と回転後の2画像分の画像データを記憶するメモリを設け、回転前の画像データを読み出して、回転後のアドレスにデータを書き込むことにより画像データを回転させているが、例えば、A4サイズ600dpi/256階調の画像データを取り扱う場合、1ページあたりおよそ35MBのメモリが必要となり、2画像分の画像データを記憶するには70MBもの大容量のメモリが必要となる。

【0004】 そこで、メモリ容量を削減するために、特開1004-75345号公報には、入力された画像データを単位ブロックに分割し、分割されたブロック毎に圧縮データを生成して、このブロック毎の圧縮データを順次記憶する。そして、画像が出力される方向に並ぶブロック順に圧縮データを読み出して当該圧縮データを順次伸長する技術が記載されている。

【0005】 また、特開平11-24651号公報には、入力された画像データを縦横それぞれ2つ以上に分割して、同一形状の画像ブロックを作成した後、各画像ブロック毎に圧縮し、この圧縮されたデータを所定メモリに記憶し、画像の回転方向にしたがって記憶された圧縮データを読み出して順序を変えたとともに、出力のタイミングに従って圧縮データを伸長し、伸長されたデータを前記メモリとは別のメモリに一時記憶させ、さらに

伸長画像データの読み出し方向を画像の回転方向に従って変えることによって回転された画像データを得る技術について記載されている。

【0006】

【発明が解決しようとする課題】しかしながら、上記した従来の画像形成装置における画像処理装置では、画像データを複数ブロックに分割して、ブロック単位ごとに圧縮処理を行うため、分割されたブロック数と同数の圧縮データファイルが生成されるため、処理すべきファイル数が多く、ファイル管理が煩雑となるという問題がある。

【0007】一方、ファイル管理の容易化や、メモリの有効活用等の観点からは、ファイル数ができる限り少ないほうが望ましいことから、上記した従来の技術を用いてファイル数を削減するには、ブロック分割するサイズを大きくし、ブロック数を削減することとなる。ブロック分割するサイズを大きくすると、単位ブロックのサイズが大きくなり、これに伴って、メモリ、即ち、ブロックバッファの容量も大きくする必要があるという問題がある。

【0008】本発明は、上記問題を解決すべく成されたもので、入力された画像データを回転する場合であっても、画像形成の際に使用するバッファメモリの容量が小さく済み、すなわちバッファメモリ用のデバイスを削減し、基板の縮小化を実現し、コストの低減を図ることができる画像処理装置の提供を目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するために請求項1の発明は、入力された画像データの所定のライン数を記憶する第1ラインバッファと、前記第1ラインバッファに記憶された画像データを読み出す順序を制御して、前記入力された画像データを所定サイズのブロックに分割する画像分割手段と、前記分割された画像データをブロック毎に圧縮してブロック毎に圧縮データを生成する圧縮手段と、前記圧縮データを記憶する圧縮データ記憶手段と、前記圧縮データ記憶手段に記憶された圧縮データの記憶先アドレスを記憶するアドレス記憶手段と、指定された回転角度に応じて設定される前記アドレス記憶手段に記憶されたアドレス順序に基づいて前記圧縮データを順次切替えながら読み出す圧縮データ切替手段と、前記圧縮データを伸長して伸長データを生成する伸長手段と、伸長後に生成される少なくとも1ラインの伸長データを記憶可能な第2ラインバッファと、を備えたことを特徴とする。

【0010】請求項1の発明によれば、第1ラインバッファに入力された画像データの所定のライン数を記憶し、画像分割手段により画像データを読み出す順序を制御して、前記入力された画像データを所定サイズのブロックに分割し、圧縮手段により分割された画像データをブロック毎に圧縮してブロック毎に圧縮データを生成

し、この圧縮データを記憶する。そして、圧縮データの記憶先アドレスを記憶し、圧縮データ切替手段により、指定された回転角度に応じて設定されるアドレスに基づいて圧縮データを順次切替えながら読み出し、伸長手段により圧縮データを伸長して伸長データを生成し、伸長後に生成される少なくとも1ラインの伸長データを第2ラインバッファに記憶する。第2ブロックバッファでは、少なくとも1ラインの伸長データがそろった時点でデータを順次出力装置等へ出力する。これにより、入力された画像データを回転する場合であっても、画像形成の際に使用するバッファメモリの容量が小さく済み、すなわちバッファメモリ用のデバイスを削減し、基板の縮小化を実現し、コストの低減を図ることができる。

【0011】請求項2の発明は、請求項1の画像処理装置において、前記画像分割手段による画像データの読み出し順序が、指示された回転角度に応じて制御されることを特徴とする。

【0012】請求項2の発明によれば、画像分割手段による画像データの読み出し順序が、指示された回転角度に応じて制御されるため、伸長される画像データの順序を回転後の主走査方向に合わせることが可能になり、第2ラインバッファに必要な容量を削減できる。

【0013】請求項3の発明は、請求項1又は請求項2の画像処理装置において、前記画像分割手段により分割されるブロックがマクロブロックであって、このマクロブロックが前記画像データを圧縮する際の前記圧縮手段の圧縮処理によって定まる符号化の最小単位である $m \times n$ (m, n は自然数)サイズのサブブロックの $M \times N$ (M, N は自然数)個の集合体であり、前記第1ラインバッファは少なくとも当該マクロブロックのライン数分の画像データを記憶可能な容量を有し、前記第2ラインバッファは少なくとも前記1サブブロックのライン数分の画像データを記憶可能な容量を有することを特徴とする。

【0014】請求項3の発明によれば、画像分割手段によりこのようなブロックに分割することにより、ブロックを必要以上に小さくすることなく、かつ、ブロック数を多くすることなく処理を行うことができるので、圧縮データのファイル管理が容易となるとともに、ブロックを格納するメモリの容量を削減することができる。

【0015】請求項4の発明は、請求項3の画像処理装置において、前記圧縮データ切替手段は、前記伸長手段が前記圧縮データの第1サブブロックのライン数分を伸長した時点で、次の伸長対象となる圧縮データに切替えることを特徴とする。

【0016】請求項4の発明によれば、前記伸長手段が前記圧縮データの第1サブブロックのライン数分を伸長した時点で、圧縮データ切替手段が次の伸長対象となる圧縮データに切替えるので、伸長後のデータを格納するメモリが1サブブロックのライン数分の伸長データで

10

20

30

40

50

格納できるだけの容量を有していればよい、メモリの容量を削減することができる。

【0017】請求項5の発明は、請求項1乃至請求項4の何れか1項の画像処理装置において、前記圧縮手段は、マクロブロック内の1サブブロック列を圧縮する毎に、圧縮データ内に圧縮データの区切りを示すマーカーを埋め込むマーカー埋込手段をさらに備え、前記伸長手段は前記マーカー埋込手段により圧縮データに埋め込まれたマーカーを検出するマーカー検出手段をさらに備え、前記圧縮データ切替手段は、前記マーカー検出手段がマーカーを検出したことを検知した場合に、圧縮データを切替えることを特徴とする。

【0018】請求項5の発明によれば、前記圧縮手段は、マクロブロック内の1サブブロック列を圧縮する毎に、圧縮データ内に圧縮データの区切りを示すマーカーを埋め込むマーカー埋込手段をさらに備え、前記伸長手段は前記マーカー埋込手段により圧縮データに埋め込まれたマーカーを検出するマーカー検出手段をさらに備え、前記圧縮データ切替手段は、前記マーカー検出手段がマーカーを検出したことを検知した場合に、圧縮データを切替えることで、適宜マーカーを検出して圧縮データを切替えるので、伸長された画像データの個数をカウントする必要がなく、請求項4と同様の効果を得ることができる。

【0019】請求項6の発明は、請求項1乃至請求項5何れか1項の画像処理装置において、前記画像分割手段は、入力される画像データのサイズに対応して、ブロック化するマクロブロックのサイズを適宜変更可能なことを特徴とする。

【0020】請求項6の発明によれば、画像分割手段は、入力される画像データのサイズに対応して、ブロック化するマクロブロックのサイズを適宜変更可能とすることで、ブロック化されるブロックの大きさを必要以上に小さくするのを防ぎ、分割されるブロックのサイズを均一にすることができる。固定サイズでブロック化を行った場合、画像データの端で端数サイズのブロックができてしまうため、固定サイズにするためには付加データ(ダミーデータ)を付加する、或いは、圧縮手段または伸長手段に端数サイズのブロックの処理が可能になるような機能を付加する必要があるが、ブロック化するサイズを適宜変更可能とすることで、均一なサイズのブロックにブロック化することができ、処理を単純化することができる。

【0021】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態の一例を詳細に説明する。

【0022】図1は、本実施の形態にかかる画像処理装置の構成を示すブロック図である。図1に示すように、画像処理装置は、第1ラインバッファ10、画像分割手段12、圧縮器14、コードバッファ16、大容量記憶装置18、アドレス記憶手段20、圧縮データ切替器2

2、伸長器24、第2ラインバッファ26、及びこれらの各部と接続され、かつ、これらの各部の制御・駆動をつかさどる制御装置28とを備えている。

【0023】第1ラインバッファ10は、圧縮用のブロックバッファであり、図示しない画像処理装置から入力された画像データの所定のライン数を記憶する。なお、所定のライン数とは、画像分割手段により分割、すなわち、ブロック化される画像データのブロックサイズのライン数をいい、例えば、図2に示す $M \times N$ 個のサブブロック8からなるマクロブロック82にブロック化した場合にはマクロブロック82の $N \times n$ ライン分の画像データの記憶容量が必要となる(図3参照)。

【0024】画像分割手段12は、この第1ラインバッファ10に接続され、第1ラインバッファ10に記憶された画像データ80を所定のブロックにブロック化する。例えば、図2に示すブロック化の一例では、画像データ80は、 $m \times n$ サイズのサブブロック8が $M \times N$ 個集合したマクロブロック82に分割される。なお、画像分割手段12では、入力される画像データのサイズに応じてブロック化するマクロブロックのサイズを適宜変更することができる構成としてもよい。

【0025】また、画像分割手段12は、画像分割手段12により分割されたブロック毎の画像データを圧縮器へ出力する際に、すなわち、第1ラインバッファ10からの画像データの読み出しの際に、指定された画像の回転角度に応じて分割されたマクロブロック82の読み出し順序を切換える。より詳細には、画像分割手段12は、第1ラインバッファ10に格納された画像データ80の当該マクロブロック82に対して指定された回転角度に応じて図4(A)～図4(D)に示すいずれかの順序で $m \times n$ サイズのサブブロック88を単位として読み出すことにより、マクロブロック内での回転処理を実行してコードバッファ16に格納する。

【0026】圧縮器14は、画像分割手段12により分割されたブロック毎の画像データをそれぞれ圧縮処理し、各ブロック毎に圧縮データを生成する。圧縮データ記憶手段としてのコードバッファ16は、大容量記憶装置18、アドレス記憶手段20と接続される。コードバッファ16には、圧縮器14により生成された各ブロック毎の圧縮データが格納され、その格納先のアドレスはアドレス記憶手段20に記憶される。

【0027】圧縮データ切替器22は、画像分割手段12によりブロック化され、圧縮された圧縮データについて $M \times N$ のサブブロックの集合体であるマクロブロック82を単位として、コードバッファ16からの読み出し順序を切替えて回転処理を行うものである。したがって、後述する伸長器24において圧縮データを伸長するとき、所定量だけの伸長が終了した際に、伸長途中の圧縮データを次の圧縮データに切替えたり、次に伸長を行うべき圧縮データを回転角度に応じて、適宜切替えて読

み出した。する。

【0028】より詳細には、圧縮データ切替器22は、後述する伸長器24が圧縮データを伸長する際に、伸長器24が圧縮データについて主走査方向のサブブロックライン1列分の伸長を終了する毎に、伸長途中の圧縮データを次のマクロブロックの圧縮データへと切り替える。

【0029】伸長器24は、ブロック毎の圧縮データを伸長して伸長データを生成するものであり、伸長された伸長データは、第2ラインバッファ26に格納される。第2ラインバッファ26は、伸長用のブロックバッファであり、伸長器24で伸長された伸長データを所定のライン数分記憶する。ここで所定のライン数とは、符号化の最小単位のライン数であり、実施の形態においては、サブブロックライン分、すなわち、 n ライン分の記憶容量を備える必要がある（図5参照）。制御装置28は、上述した各部の駆動・制御をつかさどり、CPU、DMA、DMAチャネル等を含んでいる。

【0030】以下、図6（A）、図6（B）のフローチャートを参照して本実施の形態にかかる画像処理装置の動作について説明する。

【0031】図6（A）は、画像処理装置の動作のうち、画像データ80の圧縮処理についての動作を示すフローチャートである。ステップ100において、図示しない画像入力装置から入力された画像データ80を圧縮用のブロックバッファである第1ラインバッファ10に格納する。ステップ101では、第1ラインバッファ10に格納された画像データ80が、図2、図7に示す $M \times N$ のサブブロック88におけるマクロブロック82にブロック化される。なお、サブブロック88は符号化の最小圧縮単位である $m \times n$ サイズとなっている。

【0032】ステップ102では、全画像データのブロック化が終了したか否かが判断され、この判断が否定のとき、すなわち、全画像データのブロック化が終了していないと判断されたときは、ステップ101に戻り、画像データ80のブロック化を継続する。また、判断が肯定のとき、すなわち、全画像データのブロック化が終了したと判断されたときは、ステップ103へ移行する。

【0033】ステップ103では、ブロック化されたマクロブロック82毎の画像データが、第1ラインバッファ10から圧縮器14へ出力される。なお、この出力の際には、図4に示すように、指定された回転角度に応じて画像分割手段12によりブロック内の読み出し方向を適宜切り替え、ステップ104において、各マクロブロック82毎の画像データを圧縮して、圧縮データ84を生成する。生成された圧縮データは、ステップ105においてコードバッファ16に格納される。そして、ステップ106において、圧縮データの格納先アドレスをアドレス記憶手段20に記憶して、アドレステーブル86を作成し、ステップ107に移行する。ステップ107

では、全画像データについて圧縮データが生成され、圧縮データ84の格納、格納先のアドレス記憶等の処理が終了したか否かについて判断され、この判断が否定のとき、すなわち、全データについて処理が終了していないと判断されたときはステップ104に戻り、画像データ80の圧縮処理、圧縮データ84の格納等の処理が継続される。また、この判断が肯定のとき、すなわち、全データについて処理が完了したと判断されたときは、圧縮処理についての本ルーチンが終了する。

【0034】図6（B）は、画像処理装置の動作のうち、圧縮データ84の伸長処理についての動作を示すフローチャートである。図6（B）のステップ102では、図6（A）のステップ105及びステップ106で記憶された圧縮データ84及び圧縮データの格納先アドレスを記憶したアドレステーブル86を元に、指定された回転角度に応じて伸長すべき圧縮データを読み出す（図7参照）。このとき、制御装置28が備える複数のDMAチャネルを用いて、それぞれのDMAチャネルから必要な圧縮データのみを伸長器に供給する。

【0035】次に、ステップ121に移行し、ステップ120で供給された圧縮データの伸長を開始する。このとき、マクロブロックの符号化の最小単位のライン数分のみを伸長し、ステップ122に移行する。ステップ122では、この最小単位のライン数分の圧縮データの伸長が終了したか否かについて判断され、この判断が否定のとき、すなわち、最小単位のライン数分のデータの伸長が終了していないと判断されたときは、伸長を継続する。また、この判断が肯定のとき、すなわち、最小単位のライン数分の圧縮データの伸長が終了したと判断されたときは、ステップ123に移行する。ステップ123では、次の圧縮データがあるか否か判断され、次の圧縮データ84がある場合には、ステップ124で圧縮データ切替器により伸長途中の圧縮データ84から次の圧縮データへ切替えられ、次の圧縮データ84について伸長処理を行う（図7（C）参照）。次の圧縮データ84がないと判断された場合は、すなわち、1ブロックラインの伸長が終了したことを意味し、ステップ125に移行して、伸長したデータを伸長用のブロックバッファである第2ラインバッファへ出力する。なお、第2ブロックバッファでは、1マクロブロックのブロックラインの伸長データがそろった時点でデータを順次図示しない画像出力装置へ出力する。

【0036】より詳細には、例えば、図7（C）に示すように、伸長器に供給された圧縮データのうち、（1）のコードからサブブロック1列分のブロックを伸長器により伸長し、圧縮データ切替器22により（1）のアドレスポインタを更新、即ち（4）のアドレスポインタに切替える。続いて（4）のサブブロック1列分のブロックを伸長し（4）のアドレスポインタを更新、即ち（7）のアドレスポインタに切替える。以下、同様に

(7)のサブブロック1列分のブロックを伸長して
(7)のアドレスポインタを更新し、(10)のサブブロック1列分のブロックを伸長して(10)のアドレスポインタを更新する。そして、1ブロックライン分の伸長結果を第2ラインバッファ26に出力し、再び(1)の他のサブブロックの伸長を行う。この動作を繰返し、1マクロブロックの伸長を行い、読み出したマクロブロックについての圧縮データの伸長処理が終了すると他の圧縮データをDMAを介して読み出し、上記動作を繰返す。

【0037】ステップ126では、読み出した圧縮データ84の伸長が終了したか否かについて判断され、読み出した圧縮データ84の伸長が終了していないと判断された場合には、ステップ122に戻り上記した処理を継続する。また、読み出した圧縮データ84の伸長が終了したと判断された場合には、ステップ127に移行する。ステップ127では、全圧縮データについて伸長処理が終了したか否かについて判断され、全圧縮データについて伸長処理が終了していないと判断された場合には、ステップ122に戻り他の圧縮データを読み出し、上記した処理を継続する。また、全圧縮データについて伸長処理が終了したと判断された場合には、伸長処理が終了、即ちルーチンが終了する。

【0038】このように、マクロブロックの1ブロックライン毎に伸長処理を行い、当該伸長されたデータを第2ラインバッファに格納する構成としたことから、伸長データを格納するメモリである第2ラインバッファは、符号化の最小単位のライン数分のみを格納できる容量を確保していればよく、第2ラインバッファの容量を削減することができる。また、入力された画像データ80をブロック化した後、直ちに圧縮して圧縮データとして保存するので、例えば画像データ80をラスタデータとして、当該ラスタデータを格納するためのページメモリは不要となる。したがってこの点においてもメモリを削減することができる。

【0039】さらに、ブロック化されるブロック数を増加することなく、第2ラインバッファ、すなわち、ブロックバッファの容量を最小単位のライン数分の容量に削減できるため、圧縮データファイルの管理が煩雑となることはない。具体的には、例えば、1024×1024サイズにブロックされた画像データ80の場合、従来技術においては、1024ライン分必要であったところ、本発明の実施の形態においては、第2ラインバッファ、すなわちブロックバッファとして8ライン分の容量があればよい。また、6000dpiで1ラインを8K画素とすると従来技術では8MBの容量が必要であったところ、本発明の実施の形態によれば、16KBの容量があればよい。加えて、16KBのブロックバッファを用いる場合、ASIC内部のメモリマクロとして、チップ内部に取りこむことができるため、ブロックバッファ用の

メモリデバイスの容量削減によるコストの低減とともに、基板サイズを縮小化することができ、さらなるコストの低減を図ることができる。

【0040】

【発明の効果】以上説明したように本発明によれば、入力された画像データを回転する場合であっても、画像形成の際に使用するバッファメモリの容量が小さくて済み、すなわちバッファメモリ用のデバイスを削減し、基板の縮小化を実現し、コストの低減を図ることができる。画像処理装置を提供することができるという効果がある。

【図面の簡単な説明】

【図1】 本発明の実施の形態にかかる画像処理装置の概略構成を示すブロック図である。

【図2】 本発明の実施の形態にかかる画像処理装置において、画像データが画像分割手段によりブロック化される一例を示す説明図である。

【図3】 本発明の実施の形態にかかる画像処理装置において、第1ラインバッファに圧縮データが格納される場合の一例を示す説明図である。

【図4】 本発明の実施の形態にかかる画像処理装置において、第1ラインバッファからサブブロックを読み出す場合の例を示す説明図である。

【図5】 本発明の実施の形態にかかる画像処理装置において、第2ラインバッファに伸長データが格納される場合の一例を示す説明図である。

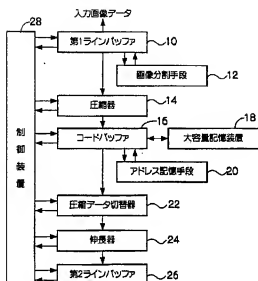
【図6】 図6(A)は、本発明の実施の形態にかかる画像処理装置において、圧縮処理を行う場合の動作の流れを示すフローチャートであり、図6(B)は、本発明の実施の形態にかかる画像処理装置において、伸長処理を行う場合の動作の流れを示すフローチャートである。

【図7】 本発明の実施の形態にかかる画像処理装置において、画像データのブロック化、圧縮処理、伸長処理を行う場合の一例を示す説明図である。

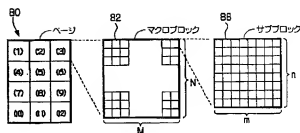
【符号の説明】

- 10 第1ラインバッファ
- 12 画像分割手段
- 14 圧縮器
- 16 コードバッファ
- 18 大容量記憶装置
- 20 アドレス記憶手段
- 22 圧縮データ切替器
- 24 伸長器
- 26 第2ラインバッファ
- 28 制御装置
- 80 画像データ
- 82 マクロブロック
- 84 圧縮データ
- 86 アドレステーブル

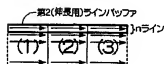
【図1】



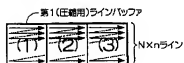
【図2】



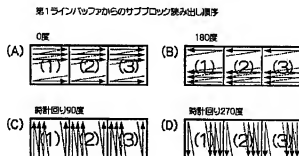
【図5】



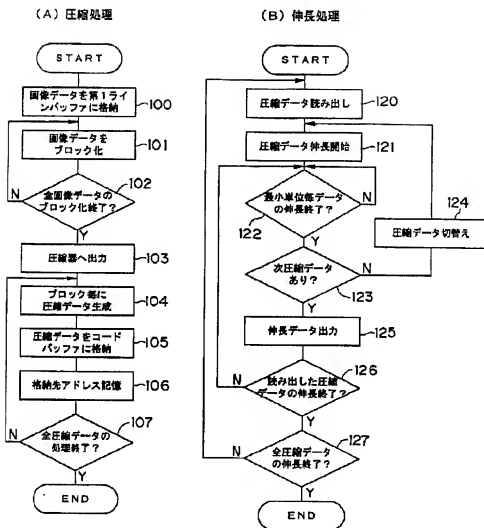
【図3】



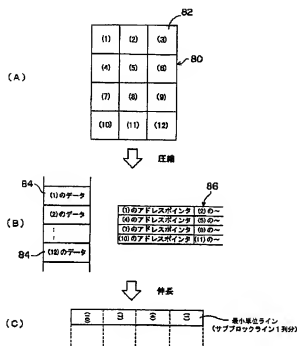
【図4】



【図6】



【図7】



フロントページの続き

(72)発明者 浅井 克之

神奈川県海老名市本郷2274番地 富士ゼロ

ックス株式会社海老名事業所内

(72)発明者 林 和夫

神奈川県海老名市本郷2274番地 富士ゼロ

ックス株式会社海老名事業所内

(72)発明者 三好 伸和

神奈川県海老名市本郷2274番地 富士ゼロ

ックス株式会社海老名事業所内

F ターム(参考) 5B057 CA12 CA16 CB12 CB16 CC01

CD04 CH11

5C073 AA01 AA03 BB02 CE01 CE04

5C076 AA14 AA24 BA03 BA04 BA05

BA06 BA08

5C078 CA14 CA27 DB17